

#5 B
5/29/01**BREVET D'INVENTION****CERTIFICAT D'UTILITÉ - CERTIFICAT D'ADDITION**Jc821 U.S. PTO
09/995470
11/28/01**COPIE OFFICIELLE**

Le Directeur général de l'Institut national de la propriété industrielle certifie que le document ci-annexé est la copie certifiée conforme d'une demande de titre de propriété industrielle déposée à l'Institut.

Fait à Paris, le **30 JUIL. 2001**

Pour le Directeur général de l'Institut
national de la propriété industrielle
Le Chef du Département des brevets

Martine PLANCHE

INSTITUT
NATIONAL DE
LA PROPRIÉTÉ
INDUSTRIELLE

SIEGE
26 bis, rue de Saint Petersbourg
75800 PARIS cedex 08
Téléphone : 33 (1) 53 04 53 04
Télécopie : 33 (1) 42 93 59 30
www.inpi.fr

THIS PAGE BLANK (USPTO)



26 bis, rue de Saint Pétersbourg
75800 Paris Cedex 08
Téléphone : 01 53 04 53 04 Télécopie : 01 42 94 86 54

BREVET D'INVENTION CERTIFICAT D'UTILITÉ

Code de la propriété intellectuelle - Livre VI



REQUÊTE EN DÉLIVRANCE 1/2

Cet imprimé est à remplir lisiblement à l'encre noire

DB 540 W / 260899

REMISE EN DÉPÔT DATE 28 NOV 2000 LIEU 75 INPI PARIS N° O'ENREGISTREMENT 0015356 NATIONAL ATTRIBUÉ PAR L'INPI DATE DE DÉPÔT ATTRIBUÉE PAR L'INPI 28 NOV. 2000		1 NOM ET ADRESSE DU DEMANDEUR OU DU MANDATAIRE À QUI LA CORRESPONDANCE DOIT ÊTRE ADRESSÉE Monsieur Christophe SAINT-MARC Société Civile S.P.I.D. 156 Bd Haussmann 75008 PARIS	
Vos références pour ce dossier (facultatif) 000127			
Confirmation d'un dépôt par télécopie <input type="checkbox"/> N° attribué par l'INPI à la télécopie			
2 NATURE DE LA DEMANDE		Cochez l'une des 4 cases suivantes	
Demande de brevet		<input checked="" type="checkbox"/>	
Demande de certificat d'utilité		<input type="checkbox"/>	
Demande divisionnaire		<input type="checkbox"/>	
Demande de brevet initiale		N°	Date
ou demande de certificat d'utilité initiale		N°	Date
Transformation d'une demande de brevet européen		<input type="checkbox"/>	Date
Demande de brevet initiale		N°	Date
3 TITRE DE L'INVENTION (200 caractères ou espaces maximum) Dispositif de comparaison de fréquences à faible inertie temporelle.			
4 DÉCLARATION DE PRIORITÉ OU REQUÊTE DU BÉNÉFICE DE LA DATE DE DÉPÔT D'UNE DEMANDE ANTÉRIEURE FRANÇAISE		Pays ou organisation Date N° Pays ou organisation Date N° Pays ou organisation Date N° <input type="checkbox"/> S'il y a d'autres priorités, cochez la case et utilisez l'imprimé «Suite»	
5 DEMANDEUR		<input type="checkbox"/> S'il y a d'autres demandeurs, cochez la case et utilisez l'imprimé «Suite»	
Nom ou dénomination sociale		KONINKLIJKE PHILIPS ELECTRONICS N.V.	
Prénoms			
Forme juridique		Société de droit Neerlandais	
N° SIREN			
Code APE-NAF			
Adresse	Rue	Groenenwoudseweg 1	
	Code postal et ville	5621 BA EINDHOVEN	
Pays		PAYS-BAS	
Nationalité		Néerlandaise	
N° de téléphone (facultatif)			
N° de télécopie (facultatif)			
Adresse électronique (facultatif)			

**BREVET D'INVENTION
CERTIFICAT D'UTILITÉ**

REQUÊTE EN DÉLIVRANCE 2/2

REMISE DES ÉCARTS DATE 28 NOV 2000 LIEU 75 INPI PARIS N° D'ENREGISTREMENT 0015356 NATIONAL ATTRIBUÉ PAR L'INPI		Réservé à l'INPI
Vos références pour ce dossier : <i>(facultatif)</i>		PHFR000127
6 MANDATAIRE		
Nom		SAINT-MARC
Prénom		Christophe
Cabinet ou Société		S.P.I.D.
N° de pouvoir permanent et/ou de lien contractuel		07036 - Délégation de pouvoir 9198
Adresse	Rue	156 Bd Haussmann
	Code postal et ville	75008 PARIS
N° de téléphone <i>(facultatif)</i>		01 40 76 80 30
N° de télécopie <i>(facultatif)</i>		
Adresse électronique <i>(facultatif)</i>		
7 INVENTEUR (S)		
Les inventeurs sont les demandeurs		<input type="checkbox"/> Oui <input checked="" type="checkbox"/> Non Dans ce cas fournir une désignation d'inventeur(s) séparée
8 RAPPORT DE RECHERCHE		Uniquement pour une demande de brevet (y compris division et transformation)
Établissement immédiat ou établissement différé		<input checked="" type="checkbox"/> <input type="checkbox"/>
Paiement échelonné de la redevance		Paiement en trois versements, uniquement pour les personnes physiques <input type="checkbox"/> Oui <input checked="" type="checkbox"/> Non
9 RÉDUCTION DU TAUX DES REDEVANCES		Uniquement pour les personnes physiques <input type="checkbox"/> Requête pour la première fois pour cette invention <i>(joindre un avis de non-imposition)</i> <input type="checkbox"/> Requête antérieurement à ce dépôt <i>(joindre une copie de la décision d'admission pour cette invention ou indiquer sa référence) :</i>
Si vous avez utilisé l'imprimé «Suite», indiquez le nombre de pages jointes		
10 SIGNATURE DU DEMANDEUR OU DU MANDATAIRE (Nom et qualité du signataire) C. SAINT-MARC Mandataire SPID 422-5/S008 Paris le 28.11.2000		VISA DE LA PRÉFECTURE OU DE L'INPI M. ROCHET

DÉPARTEMENT DES BREVETS

26 bis, rue de Saint Pétersbourg

75800 Paris Cedex 08

Téléphone : 01 53 04 53 04 Télécopie : 01 42 93 59 30

DÉSIGNATION D'INVENTEUR(S) Page N° ... / ...

(Si le demandeur n'est pas l'inventeur ou l'unique inventeur)

Cet imprimé est à remplir lisiblement à l'encre noire

DB 113 W / 260899

Vos références pour ce dossier (facultatif)		PHFR000127	
N° D'ENREGISTREMENT NATIONAL		0015356	
TITRE DE L'INVENTION (200 caractères ou espaces maximum) Dispositif de comparaison de fréquences à faible inertie temporelle.			
LE(S) DEMANDEUR(S) : KONINKLIJKE PHILIPS ELECTRONICS N.V.			
DESIGNE(NT) EN TANT QU'INVENTEUR(S) : (Indiquez en haut à droite «Page N° 1/1» S'il y a plus de trois inventeurs, utilisez un formulaire identique et numérotez chaque page en indiquant le nombre total de pages).			
Nom		CANARD	
Prénoms		David	
Adresse	Rue	156, Bd Haussmann	
	Code postal et ville	75008	PARIS
Société d'appartenance (facultatif)			
Nom		FILLATRE	
Prénoms		Vincent	
Adresse	Rue	156 Bd Haussmann	
	Code postal et ville	75008	PARIS
Société d'appartenance (facultatif)			
Nom			
Prénoms			
Adresse	Rue		
	Code postal et ville		
Société d'appartenance (facultatif)			
DATE ET SIGNATURE(S) DU (DES) DEMANDEUR(S) OU DU MANDATAIRE (Nom et qualité du signataire) C. SAINT-MARC Mandataire SPID 422-5/S008 Paris le 28.11.2000		C1515R	

DOCUMENT COMPORTANT DES MODIFICATIONS

PAGE(S) DE LA DESCRIPTION OU DES REVENDECATIONS OU PLANCHE(S) DE DESSIN			R.M.*	DATE DE LA CORRESPONDANCE	TAMPON DATEUR DU CORRECTEUR
Modifiée(s)	Supprimée(s)	Ajoutée(s)			
9			Rm	23 22 2001	9.23.2001 AL

Un changement apporte a la redaction des revendications d'origine, sauf si celui-ci découle des dispositions de l'article R.612-36 du code de la Propriété Intellectuelle, est signalé par la mention « R.M. » (revendications modifiées).

La présente invention concerne un dispositif de comparaison, destiné à recevoir un premier et un deuxième signal d'entrée et à délivrer un signal de contrôle représentatif d'une différence de fréquence existant entre lesdits signaux.

De tels dispositifs sont couramment utilisés pour contrôler des fréquences d'oscillation de synthétiseurs de fréquences, notamment au sein d'appareils récepteurs de signaux radioélectriques, comme des téléviseurs, des boîtiers-décodeurs ou des radiotéléphones, appareils dans lesquels des conversions de fréquences sont réalisées par mélanges de signaux à convertir avec des signaux de sortie de tels synthétiseurs.

Un dispositif de comparaison, destiné à contrôler un synthétiseur de fréquences, est notamment connu du brevet US No. 5,216,374. Ce dispositif est destiné à recevoir, en tant que premier et deuxième signaux d'entrée, un signal de sortie d'un oscillateur et un signal de référence. Le dispositif connu opère au moyen d'un microcontrôleur un calcul de la différence de fréquence existant entre les signaux d'entrée, et génère un signal de contrôle numérique constitué d'une succession d'impulsions ayant une largeur déterminée par le résultat dudit calcul. Le signal de contrôle numérique est ensuite converti en une tension analogique et appliqué à une entrée de contrôle de l'oscillateur afin d'ajuster la fréquence de son signal de sortie. Le dispositif connu met ainsi en œuvre une circuiterie numérique de structure très complexe, en vue de réaliser une mesure quantitative de la différence de fréquence entre les signaux d'entrée et de traduire le résultat de cette mesure en une modulation de la largeur des impulsions du signal de contrôle. Une telle circuiterie présente de grandes difficultés de conception, du fait notamment de temps de réponse importants induits par sa complexité. De plus, la structure connue est difficilement réalisable sous forme d'un unique circuit intégré, ce qui la rend coûteuse à produire et difficile à utiliser.

La présente invention a pour but de remédier à ces inconvénients en proposant un dispositif de comparaison muni d'une structure très simple, facilement intégrable et dont le temps de réponse est très faible.

En effet un dispositif de comparaison conforme au paragraphe introductif inclut selon l'invention :

- . un comparateur de phase/fréquence destiné à recevoir les premier et deuxième signaux d'entrée et à délivrer un signal de réglage,
 - . au moins une source de courant destinée à délivrer un courant de charge ayant une valeur variable en fonction du signal de réglage, et
 - . un élément capacitif destiné à être parcouru par ledit courant de charge et à générer le signal de contrôle,
- le comparateur de phase/fréquence étant agencé de sorte que le signal de réglage est constitué d'une succession d'impulsions présentant chacune une largeur modulée en fonction de la différence de fréquences existant entre les premier et deuxième signaux d'entrée.

Le dispositif de comparaison selon l'invention ne nécessite pas de mesure quantitative de la différence de fréquence existant entre ses signaux d'entrée. Une telle différence provoque automatiquement une variation de la largeur des impulsions du signal de réglage, variation qui provoque à son tour une variation dans la valeur du courant de charge, à l'instar de ce qui se produit dans les boucles à verrouillage de phase classiques.

L'invention est remarquable en ce qu'elle permet, au moyen d'un signal de réglage ayant une fréquence pratiquement constante, d'imposer des variations hautes fréquences au signal de contrôle grâce à une modulation haute fréquence de la largeur des impulsions du signal de réglage.

Ainsi, une source de courant de construction usuelle est capable de produire, grâce à l'invention, un courant de charge présentant des variations hautes fréquences, sans que ladite source de courant soit elle-même appelée à commuter à de hautes fréquences.

Dans un mode de réalisation particulier de l'invention, le comparateur de phase/fréquence inclut une bascule RS dont des entrées de mise à un et de mise à zéro sont respectivement pilotées par les premier et deuxième signaux d'entrée, et dont une sortie est destinée à délivrer le signal de contrôle.

Dans ce mode de réalisation, avantageux du fait de sa simplicité, la modulation de la largeur des impulsions du signal de réglage est réalisée par la bascule RS, qui est un composant peu coûteux et aisément intégrable.

L'invention sera avantageusement utilisée pour contrôler un synthétiseur de fréquences, incluant :

- . un oscillateur destiné à délivrer un signal de sortie ayant une fréquence d'oscillation contrôlée au moyen d'un signal de contrôle, et
- . un dispositif de comparaison tel que décrit plus haut, dont les premier et deuxième signaux d'entrée sont respectivement constitués par le signal de sortie de l'oscillateur et un signal de référence, lequel dispositif est destiné à fournir à l'oscillateur son signal de contrôle.

Ainsi qu'exposé plus haut, l'invention concerne également, dans un de ses modes de mise en œuvre, un appareil destiné à la réception de signaux radioélectriques, incluant :

- . un étage d'entrée destiné à recevoir un signal radioélectrique et à convertir ledit signal en un signal de sortie électronique ayant une fréquence dite fréquence radio,
- . un synthétiseur de fréquences tel que décrit ci-dessus, destiné à délivrer un signal de sortie ayant une fréquence dite d'oscillation, et
- . un mélangeur destiné à recevoir les signaux de sortie de l'étage d'entrée et du synthétiseur de fréquences, et à délivrer un signal ayant une fréquence égale à une différence entre la fréquence radio et la fréquence d'oscillation.

Enfin, de manière plus générale, l'invention concerne une méthode pour contrôler une fréquence d'oscillation d'un oscillateur contrôlé en tension, incluant les étapes suivantes :

- . élaboration d'un signal de réglage constitué d'une succession d'impulsions présentant chacune

une largeur modulée en fonction d'une différence de fréquences existant entre un premier et un deuxième signal,

. utilisation dudit signal de réglage pour piloter au moins une source de courant destinée à délivrer un courant de charge, et

- 5 . utilisation en tant que signal de contrôle d'une tension générée par un élément capacitif parcouru par ledit courant de charge.

L'invention sera mieux comprise à l'aide de la description suivante, faite à titre d'exemple non-limitatif et en regard des dessins annexés, dans lesquels :

- 10 - la figure 1 est un schéma fonctionnel partiel décrivant un appareil récepteur de signaux radioélectriques mettant en œuvre l'invention,
 - la figure 2 est un schéma fonctionnel décrivant partiellement un dispositif de comparaison conforme à un mode de réalisation avantageux de l'invention, et
 - la figure 3 est un ensemble de chronogrammes décrivant l'évolution de signaux présents dans un tel dispositif.

- 15 La figure 1 représente schématiquement un appareil récepteur de signaux radioélectriques, par exemple un téléviseur, un boîtier-décodeur ou encore un radiotéléphone. Cet appareil inclut :

- . un étage d'entrée AF, dans cet exemple un système d'antenne et de filtrage, destiné à recevoir un signal radioélectrique et à convertir ledit signal en un signal de sortie électronique
 20 Vfr ayant une fréquence FR dite fréquence radio,
 . un synthétiseur de fréquences (OSC, CMP), destiné à délivrer un signal de sortie Vlo ayant une fréquence FLO dite d'oscillation, et
 . un mélangeur MX destiné à recevoir les signaux de sortie Vfr et Vlo de l'étage d'entrée AF et du synthétiseur de fréquences (OSC, CMP), et à délivrer un signal Vfi ayant une fréquence FI,
 25 dite intermédiaire et égale à une différence entre la fréquence radio FR et la fréquence d'oscillation FLO.

- Selon une technique connue, le choix de la fréquence d'oscillation FLO permet une sélection de la fréquence radio FR. En effet, la valeur de la fréquence intermédiaire FI est rendue fixe par un système de filtrage sélectif, non représenté sur la figure. Ainsi, puisque $FI = FR - FLO$, on a
 30 $FR = FI + FLO$. Dans l'appareil décrit ici, le synthétiseur de fréquences inclut :

- . un oscillateur OSC destiné à délivrer le signal de sortie Vlo du synthétiseur, dont la fréquence d'oscillation FLO est contrôlée au moyen d'un signal de contrôle Vcnt, et
 . un dispositif de comparaison CMP conforme à l'invention, dont des premier et deuxième signaux d'entrée sont respectivement constitués par un signal Vdiv dérivé du signal de sortie
 35 Vlo de l'oscillateur OSC et un signal de référence Vref, lequel dispositif CMP est destiné à fournir à l'oscillateur OSC son signal de contrôle Vcnt.

Le signal de référence Vref pourra par exemple être généré par un oscillateur à quartz XTAL, dont la fréquence FREF est parfaitement maîtrisée.

Le dispositif de comparaison CMP est construit de sorte que, lorsqu'il détecte une différence entre les fréquences de ses premier et deuxième signaux d'entrée V_{div} et V_{ref} , il provoque une variation du signal de contrôle V_{cnt} permettant d'ajuster la fréquence d'oscillation FLO de sorte que la différence détectée par le dispositif de comparaison CMP disparaisse.

- 5 Dans l'exemple décrit ici, un diviseur de fréquence DIV est inséré entre la sortie de l'oscillateur OSC et le dispositif de comparaison CMP. Ce diviseur de fréquence DIV est destiné à opérer une division entre la fréquence FLO de son signal d'entrée V_{lo} et la fréquence FDIV de son signal de sortie V_{div} , dont le rapport, noté R , avec $R = FLO/FDIV$, est déterminé par l'utilisateur de l'appareil au moyen d'un signal de sélection SEL. La présence de ce diviseur de fréquences DIV
- 10 permet d'introduire un degré de liberté dans le choix de la fréquence d'oscillation FLO, et donc dans la sélection de la fréquence radio FR. En effet, dans un régime d'équilibre, $FDIV = FREF$, et donc $FLO = R.FREF$, soit encore $FR = FI \cdot R.FREF$.

Le dispositif de comparaison CMP décrit dans ce mode de réalisation de l'invention inclut :

- . un comparateur de phase/fréquence PD destiné à recevoir les premier et deuxième signaux d'entrée V_{div} et V_{ref} et à délivrer un signal de réglage T_{un} ,
 - . une pompe de charge CP, incluant deux sources de courant, destinée à délivrer un courant de charge I_{cs} ayant une valeur variable en fonction du signal de réglage T_{un} , et
 - . un élément capacitif C_s destiné à être parcouru par ledit courant de charge I_{cs} et à générer le signal de contrôle V_{cnt} .
- 20 Selon l'invention, le comparateur de phase/fréquence PD est agencé de sorte que le signal de réglage T_{un} est constitué d'une succession d'impulsions présentant chacune une largeur modulée en fonction de la différence de fréquences existant entre les premier et deuxième signaux d'entrée V_{div} et V_{ref} .

- Ainsi, lorsque le dispositif de comparaison CMP détectera des différences entre les fréquences de ses signaux d'entrée V_{div} et V_{ref} , le signal de réglage T_{un} présentera un rapport cyclique, noté K , variable, ce qui provoquera des variations de la valeur du courant de charge I_{cs} , et donc des variations du signal de contrôle V_{cnt} . Un courant I_{cs} positif provoquera une charge de l'élément capacitif C_s , et une augmentation de la valeur du signal de contrôle V_{cnt} qui
- 25 provoquera une augmentation de la fréquence d'oscillation FLO. Inversement, un courant I_{cs} négatif provoquera une décharge de l'élément capacitif C_s , et une diminution de la valeur du signal de contrôle V_{cnt} qui provoquera une diminution de la fréquence d'oscillation FLO.
- 30

- L'invention est remarquable en ce qu'elle permet, au moyen d'un signal de réglage T_{un} ayant une fréquence pratiquement constante, d'imposer des variations hautes fréquences au signal de contrôle V_{cnt} grâce à une modulation haute fréquence de la largeur des impulsions du signal de réglage T_{un} , et donc du rapport cyclique K dudit signal.
- 35

Ainsi, une pompe de charge CP de construction usuelle, notoirement limitée en fréquence, est capable de produire, grâce à l'invention, un courant de charge I_{cs} présentant des variations hautes fréquences, sans que ladite pompe de charge CP soit elle-même appelée à commuter à

de hautes fréquences. L'invention permet donc d'augmenter la précision du réglage de la fréquence du signal de sortie d'un synthétiseur, particulièrement à de hautes fréquences, de l'ordre du GigaHertz, sans augmenter de manière significative le coût dudit synthétiseur.

La rapidité de la réponse du dispositif de comparaison CMP selon l'invention est telle qu'il sera
 5 avantageux, pour éviter des surcorrections pouvant sérieusement compromettre le régime d'équilibre, d'insérer entre le détecteur de phase/fréquence PD et la pompe de charge CP un filtre passe-bas, destiné à produire un signal représentatif d'une valeur moyenne du signal de réglage Tun.

La figure 2 est un schéma fonctionnel qui représente partiellement un dispositif de
 10 comparaison conforme à un mode de réalisation particulièrement avantageux de l'invention. Ce dispositif comporte un comparateur de phase/fréquence PD et une pompe de charge CP.
 La pompe de charge CP inclut une première et une deuxième source de courant, I0p et I0n, disposées en série entre une borne positive d'alimentation VCC et une masse, et destinées à débiter alternativement un courant I0 en fonction de la valeur du signal de réglage Tun. Un
 15 nœud intermédiaire auxdites sources de courant constitue une sortie de la pompe de charge CP, destinée à délivrer un courant de charge Ics qui peut être positif ou négatif. Dans l'exemple décrit ici, la première source de courant I0p sera conductrice lorsque le signal de réglage Tun présentera un niveau logique 0, tandis que la deuxième source de courant I0n sera conductrice lorsque le signal de réglage Tun présentera un niveau logique 1. Les première et deuxième
 20 sources de courant I0p et I0n seront alors avantageusement réalisées à base de transistors bipolaires de type de PNP et NPN, respectivement, ou de transistors MOS de type PMOS et NMOS.

Ainsi, le rapport cyclique K du signal de réglage Tun, défini comme le rapport entre la durée pendant laquelle il présente un niveau logique 1 et la durée d'une de ses périodes, détermine la
 25 valeur moyenne du courant Ics. En effet, lorsque $K=0,5$, ladite valeur moyenne du courant Ics est nulle, puisqu'au cours d'une même période, les première et deuxième sources de courant I0p et I0n conduisent pendant des durées égales.

Si K est inférieur à 0,5, la première source de courant I0p conduira plus longtemps que la deuxième source de courant I0n pendant une même période du signal de réglage Tun, et la
 30 valeur moyenne du courant de charge Ics sera positive, tandis que si K est supérieur à 0,5, la deuxième source de courant I0n conduira plus longtemps que la première source de courant I0p pendant une même période du signal de réglage Tun, et la valeur moyenne du courant de charge Ics sera négative.

Le comparateur de phase/fréquence PD inclut dans ce mode de réalisation une bascule RS, appelée RSL, dont des entrées de mise à un et de mise à zéro SL et RL sont respectivement
 35 pilotées par les premier et deuxième signaux d'entrée Vdiv et Vref, et dont une sortie QL est destinée à délivrer le signal de contrôle Tun. Selon les caractéristiques connues des bascules RS, lorsque l'entrée SL recevra un niveau logique 1, la sortie QL sera placée au niveau logique

1, jusqu'à ce l'entrée RL reçoive à son tour un niveau logique 1, qui aura pour effet de placer la sortie QL au niveau logique 0.

Le comparateur de phase/fréquence PD décrit ici inclut en outre

. un premier et un deuxième détecteur L1 et L2 de fronts actifs des premier et deuxième

5 signaux d'entrée Vdiv et Vref, constitués ici par des bascules mémoire de type bascule D, dont des entrées de données D1 et D2 sont reliées à la borne positive d'alimentation VCC, et dont des sorties Q1 et Q2 sont respectivement reliées aux entrées de mise à un et de mise à zéro SL et RL de la bascule RSL, et

. des moyens de réinitialisation P1 et P2 des premier et deuxième détecteurs L1 et L2, destinés
10 à désactiver l'un ou l'autre desdits détecteurs L1 ou L2 lorsque le front actif qu'il a détecté a été pris en compte par la bascule RSL. Une désactivation d'un détecteur L1 ou L2 se traduira dans cet exemple par une mise au niveau logique 0 de sa sortie Q1 ou Q2. Les moyens de réinitialisation pourront par exemple être constitués par des générateurs d'impulsions bien connus de l'homme du métier, dont des sorties seront reliées à des entrées de réinitialisation
15 R1 et R2 des détecteurs L1 et L2.

Dans ce comparateur de phase/fréquence PD, un front actif du premier signal d'entrée Vdiv provoquera un front montant du signal de réglage Tun, tandis qu'un front actif du deuxième signal d'entrée provoquera un front descendant du signal de réglage Tun. Le régime d'équilibre, au cours duquel le rapport cyclique K du signal de réglage Tun sera égal à 0,5, sera donc
20 atteint lorsque les premier et deuxième signaux d'entrée Vdic et Vref seront en opposition de phase.

Il va de soi qu'il est tout à fait envisageable d'inverser le câblage des première et deuxième sources de courant I0p et I0n, ainsi que celui des entrées de mise à un et de mise à zéro SL et RL, sans provoquer de modifications significatives du dispositif de comparaison conforme à
25 l'invention.

La figure 3 illustre sous forme de chronogrammes l'évolution de divers signaux présents dans le dispositif de comparaison décrit ci-dessus.

Le deuxième signal d'entrée du dispositif, matérialisé ici par le signal de référence Vref, est périodique et possède un rapport cyclique constant au cours du temps, égal à 0,5. Dans
30 l'exemple décrit ici, il présente un front montant à un instant t0. A un instant t1, séparé de l'instant t0 par un intervalle de temps t12 du à l'inertie temporelle du détecteur L2, la sortie Q2 dudit détecteur présente un niveau logique 1, et provoque une remise à zéro de la sortie QL de la bascule RSL, ainsi qu'une mise à un de sa sortie complémentée QLn. A un instant t2, séparé de l'instant t1 par un intervalle de temps tp2 du à l'inertie temporelle du générateur
35 d'impulsions P2, l'entrée de réinitialisation R2 du détecteur reçoit un niveau logique 1, qui provoque, à un instant t3 séparé de l'instant t2 par l'intervalle de temps t12 du à l'inertie temporelle du détecteur L2, une désactivation dudit détecteur L2, la sortie QL de la bascule RSL restant au niveau logique 0.

Le deuxième signal d'entrée du dispositif de comparaison, matérialisé ici par le signal de sortie du diviseur de fréquence V_{div} , est variable. Dans l'exemple décrit ici, il est, au cours d'une première période, en opposition de phase avec le signal de référence V_{ref} , c'est-à-dire qu'un régime d'équilibre a été atteint. Le signal V_{div} présente un front montant à un instant t_4 . A un instant t_5 , séparé de l'instant t_4 par un intervalle de temps t_{l1} du à l'inertie temporelle du détecteur L1, la sortie Q1 dudit détecteur présente un niveau logique 1, et provoque une mise à un de la sortie QL de la bascule RSL, ainsi qu'une mise à zéro de sa sortie complémentée QL_n . A un instant t_6 , séparé de l'instant t_5 par un intervalle de temps t_{p1} du à l'inertie temporelle du générateur d'impulsions P1, l'entrée de réinitialisation R1 du détecteur reçoit un niveau logique 1, qui provoque, à un instant t_7 séparé de l'instant t_6 par l'intervalle de temps t_{l1} du à l'inertie temporelle du détecteur L1, une désactivation dudit détecteur L1, la sortie QL de la bascule RSL restant au niveau logique 1.

A un instant t_8 , le deuxième signal d'entrée V_{ref} présente à nouveau un front montant, provoquant, selon les explications données ci-dessus, une mise à un à un instant t_9 de la sortie Q2 du détecteur L2, et donc une remise à zéro de la sortie QL de la bascule RSL.

On observe ainsi que le rapport cyclique K du signal T_{un} délivré par la sortie QL de la bascule RSL est égal à $(t_9 - t_5)/(t_9 - t_1)$, soit $K=0,5$, lorsque les premier et deuxième signaux d'entrée V_{div} et V_{ref} du dispositif de comparaison sont en opposition de phase. Dans une telle situation, qui correspond au régime d'équilibre, la valeur moyenne du courant de charge I_{cs} est nulle, et aucune correction n'est apportée à la fréquence d'oscillation.

La présente figure permet en outre d'observer la réaction du dispositif de comparaison dans une situation où ses premier et deuxième signaux d'entrée ne sont plus en opposition de phase. En effet dans l'exemple décrit ici, le premier signal d'entrée V_{div} présente un front montant à l'instant t_{12} , en retard par rapport à l'instant où le deuxième signal d'entrée V_{ref} présente un front descendant, ce qui signifie que la fréquence du premier signal d'entrée V_{div} devient trop faible. On constate qu'à l'issue d'une séquence d'évènements similaire à celle décrite plus haut, la sortie QL de la bascule RSL est au niveau logique 1 pendant un intervalle de temps $(t_{17} - t_{13})$ de durée inférieure à l'intervalle de temps $(t_9 - t_5)$. Au cours de cette période $(t_{17} - t_9)$, le rapport cyclique du signal de réglage T_{un} devient donc inférieur à 0,5, ce qui implique que le courant de charge I_{cs} délivré par la pompe de charge CP aura une valeur moyenne positive tant que la fréquence du premier signal d'entrée V_{div} sera inférieure à celle du deuxième signal d'entrée V_{ref} , provoquant ainsi une charge de l'élément capacitif, résultant en un accroissement de la valeur du signal de contrôle prélevé à ses bornes en vue d'une augmentation de la valeur de la fréquence dudit premier signal V_{div} afin de retrouver le régime d'équilibre.

REVENDEICATIONS

1. Dispositif de comparaison, destiné à recevoir un premier et un deuxième signal d'entrée et à délivrer un signal de contrôle représentatif d'une différence de fréquence existant entre lesdits signaux, dispositif incluant :
 - 5 . un comparateur de phase/fréquence destiné à recevoir les premier et deuxième signaux d'entrée et à délivrer un signal de réglage,
 - . au moins une source de courant destinée à délivrer un courant de charge ayant une valeur variable en fonction du signal de réglage, et
 - 10 . un élément capacitif destiné à être parcouru par ledit courant de charge et à générer le signal de contrôle,
 dispositif dans lequel le comparateur de phase/fréquence est agencé de sorte que le signal de réglage est constitué d'une succession d'impulsions présentant chacune une largeur modulée en fonction de la différence de fréquences existant entre les premier et deuxième signaux d'entrée.

2. Dispositif de comparaison selon la revendication 1, dans lequel le comparateur de phase/fréquence inclut une bascule RS dont des entrées de mise à un et de mise à zéro sont respectivement pilotées par les premier et deuxième signaux d'entrée, et dont une sortie est destinée à délivrer le signal de contrôle.

15

3. Dispositif de comparaison selon la revendication 1, dans lequel le comparateur de phase/fréquence inclut :
 - 20 . un premier et un deuxième détecteur de fronts actifs des premier et deuxième signaux d'entrée, respectivement, dont des sorties sont reliées aux entrées de mise à un et de mise à zéro de la bascule RS, et
 - . des moyens de réinitialisation des premier et deuxième détecteurs, destinés à désactiver l'un ou l'autre desdits détecteurs lorsque le front actif qu'il a détecté a été pris en compte par la
 - 25 bascule RS.

4. Synthétiseur de fréquences, incluant :
 - . un oscillateur destiné à délivrer un signal de sortie ayant une fréquence d'oscillation contrôlée au moyen d'un signal de contrôle, et
 - . un dispositif de comparaison conforme à la revendication 1, dont les premier et deuxième
 - 30 signaux d'entrée sont respectivement constitués par le signal de sortie de l'oscillateur et un signal de référence, lequel dispositif est destiné à fournir à l'oscillateur son signal de contrôle.

5. Synthétiseur de fréquences selon la revendication 4, incluant en outre un diviseur programmable inséré entre l'oscillateur et le dispositif de comparaison.
6. Appareil destiné à la réception de signaux radioélectriques, incluant :
- . un étage d'entrée destiné à recevoir un signal radioélectrique et à convertir ledit signal en un signal de sortie électronique ayant une fréquence dite fréquence radio,
 - . un synthétiseur de fréquences conforme à la revendication 4, destiné à délivrer un signal de sortie ayant une fréquence dite d'oscillation, et
 - . un mélangeur destiné à recevoir les signaux de sortie de l'étage d'entrée et du synthétiseur de fréquences, et à délivrer un signal ayant une fréquence égale à une différence entre la fréquence radio et la fréquence d'oscillation.
7. Méthode pour contrôler une fréquence d'oscillation d'un oscillateur contrôlé en tension, incluant les étapes suivantes :
- . élaboration d'un signal de réglage constitué d'une succession d'impulsions présentant chacune une largeur modulée en fonction d'une différence de fréquences existant entre un premier et un deuxième signal,
 - . utilisation dudit signal de réglage pour piloter au moins une source de courant destinée à délivrer un courant de charge, et
 - . utilisation en tant que signal de contrôle d'une tension générée par un élément capacitif parcouru par ledit courant de charge.

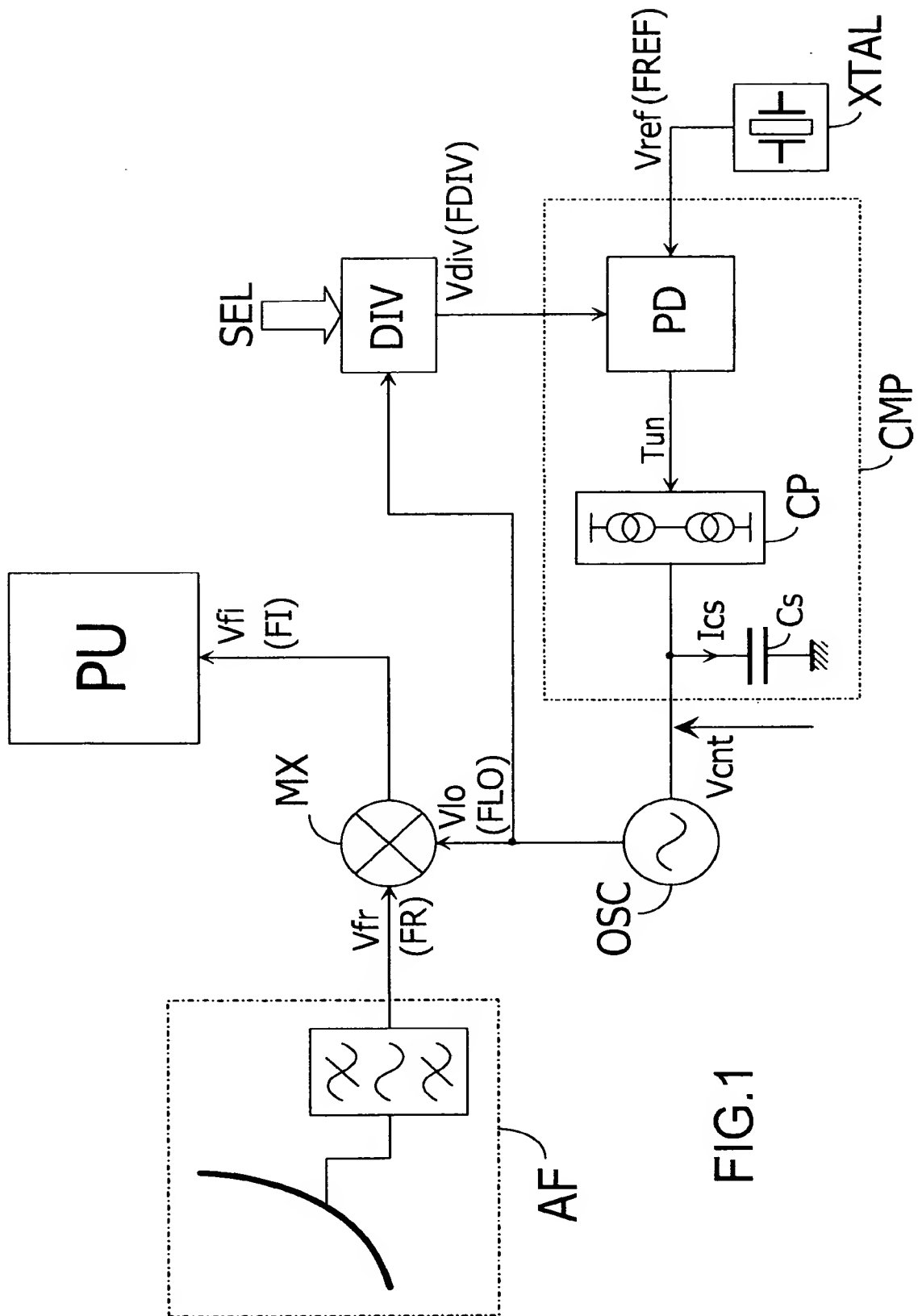


FIG. 1

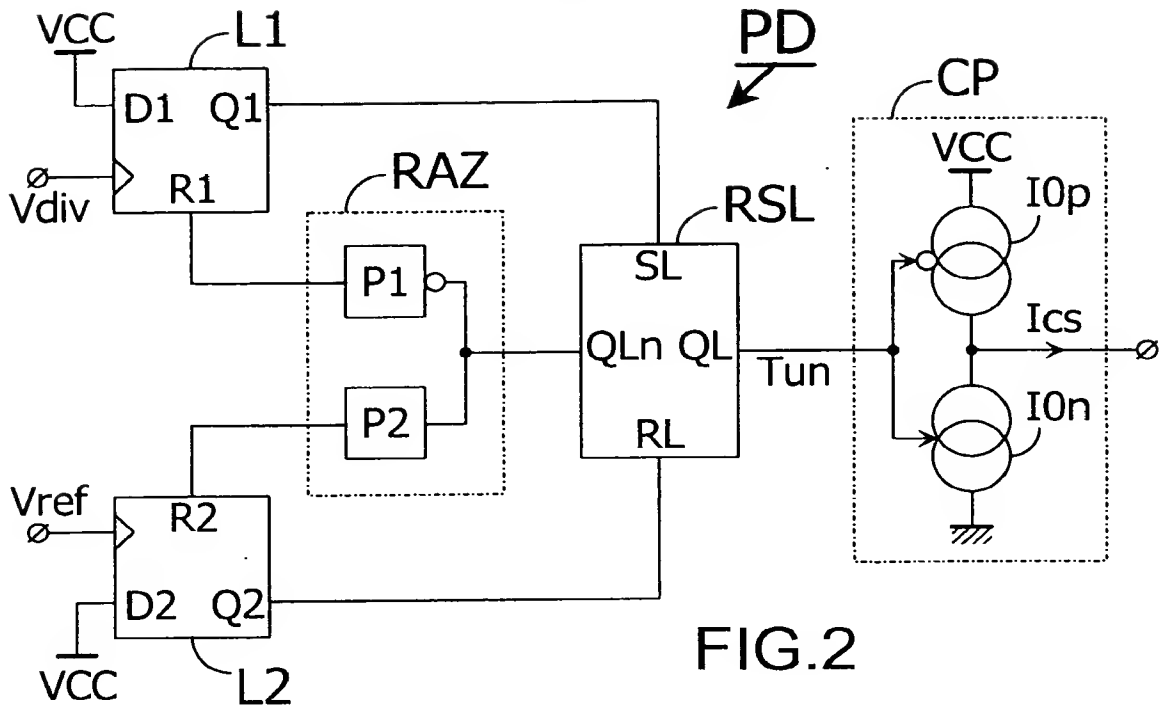


FIG.2

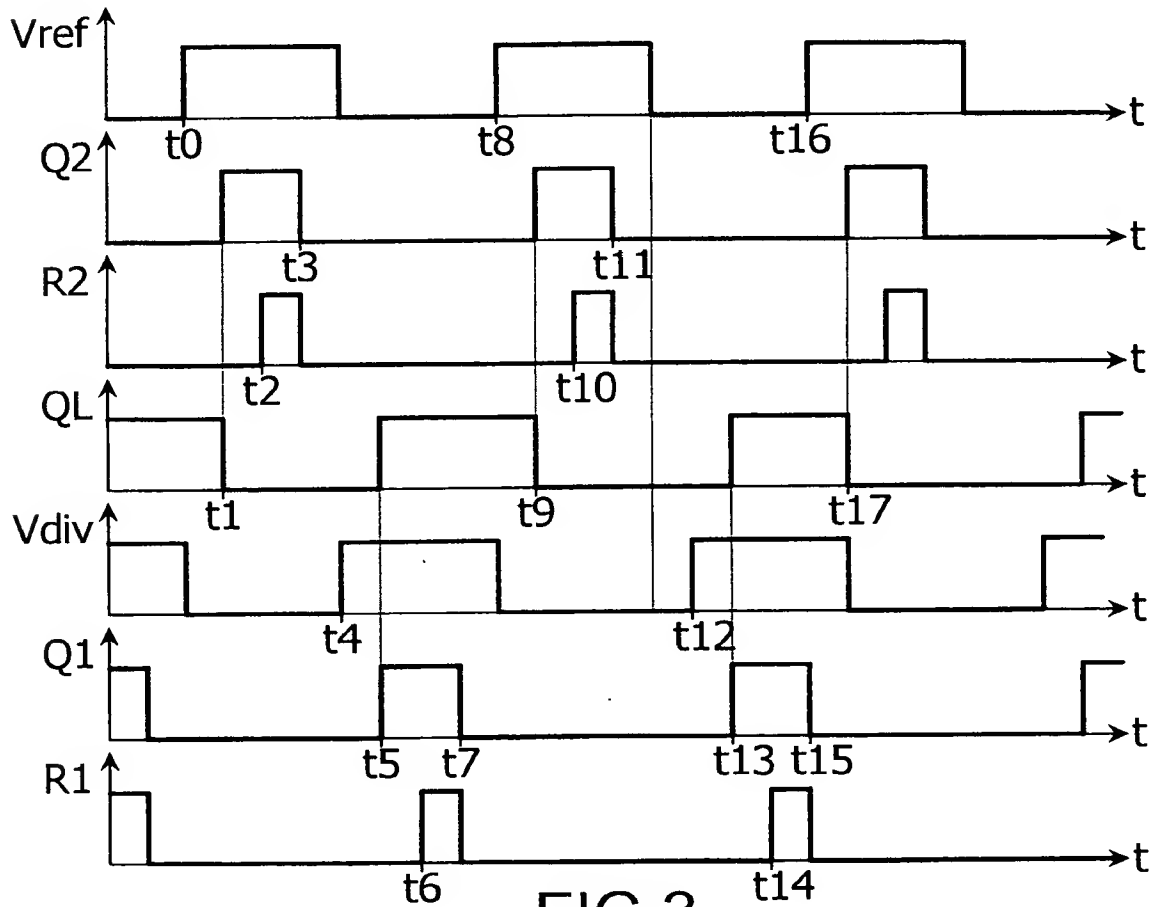


FIG.3

5. Synthétiseur de fréquences selon la revendication 4, incluant en outre un diviseur programmable inséré entre l'oscillateur et le dispositif de comparaison.
6. Appareil destiné à la réception de signaux radioélectriques, incluant :
- . un étage d'entrée destiné à recevoir un signal radioélectrique et à convertir ledit signal en un
 - 5 signal de sortie électronique ayant une fréquence dite fréquence radio,
 - . un synthétiseur de fréquences conforme à la revendication 4, destiné à délivrer un signal de sortie ayant une fréquence dite d'oscillation, et
 - . un mélangeur destiné à recevoir les signaux de sortie de l'étage d'entrée et du synthétiseur de fréquences, et à délivrer un signal ayant une fréquence égale à une différence entre la
 - 10 fréquence radio et la fréquence d'oscillation.
7. Procédé pour contrôler une fréquence d'oscillation d'un oscillateur contrôlé en tension, incluant les étapes suivantes :
- . élaboration d'un signal de réglage constitué d'une succession d'impulsions présentant chacune une largeur modulée en fonction d'une différence de fréquences existant entre un premier et un
 - 15 deuxième signal,
 - . utilisation dudit signal de réglage pour piloter au moins une source de courant destinée à délivrer un courant de charge, et
 - . utilisation en tant que signal de contrôle d'une tension générée par un élément capacitif parcouru par ledit courant de charge.